

EPOS: Um Sistema Operacional Portável para Sistemas Profundamente Embarcados

Hugo Marcondes

Arliones S. Hoeller Junior, Lucas F. Wanner, Rafael L. Cancian,
Danillo Santos, Antônio Augusto M. Fröhlich

`hugom@lisha.ufsc.br`

`http://www.lisha.ufsc.br/~hugom`

WSO 2006, Campo Grande, MS - July 17, 2006

Introdução

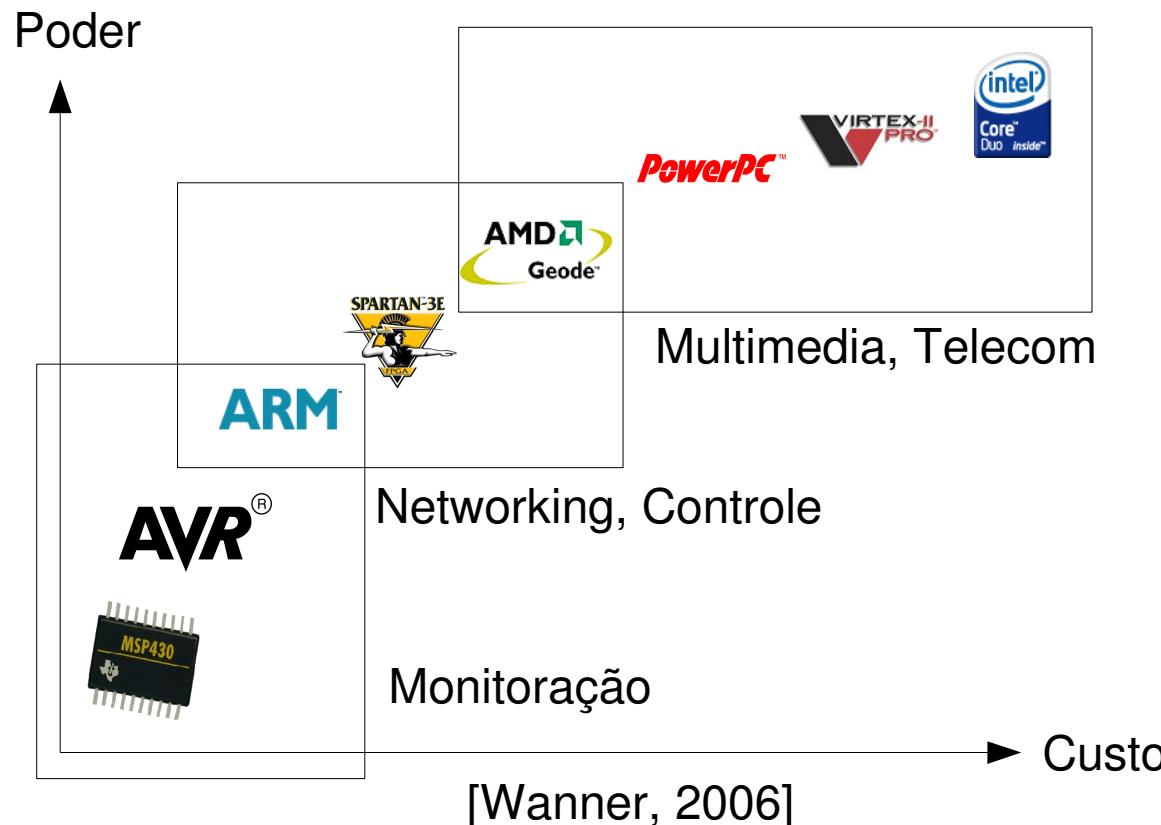
- Portabilidade é uma característica bem consolidada e necessária em sistemas embarcados
 - Modificação do hardware ...
 - Atingir custos de produção menores
 - Necessidade de renovar os produtos
- Dificilmente atinge um grande espectro de arquiteturas
 - Variabilidade arquitetural

Sistemas Profundamente Embarcados

- Variabilidade Arquitetural ...
 - Microcontroladores de 8-bits (Ex. AVR, H8)
 - Processadores de 32-bits (Ex. ARM, PowerPC)
- Se reflete ...
 - Gerenciamento de Memória
 - Manipulação da pilha
 - Uso de Registradores
 - Espaços de endereçamento
 - Tratamento de Interrupções
 - I/O

Portabilidade em Sistemas Embarcados

- Desenvolvimento orientado a aplicação
 - Decisão pelo hardware deve ser postergada



Técnicas para Portabilidade

- Interfaces Padrão
 - Deve ser aceita pela industria
 - Focam em sistemas de propósito geral
 - Sistemas embarcados específicos
 - Implementações parciais

- Máquinas Virtuais
 - Maior Flexibilidade
 - Maior Custo
 - Portabilidade binária, muitas vezes desnecessária

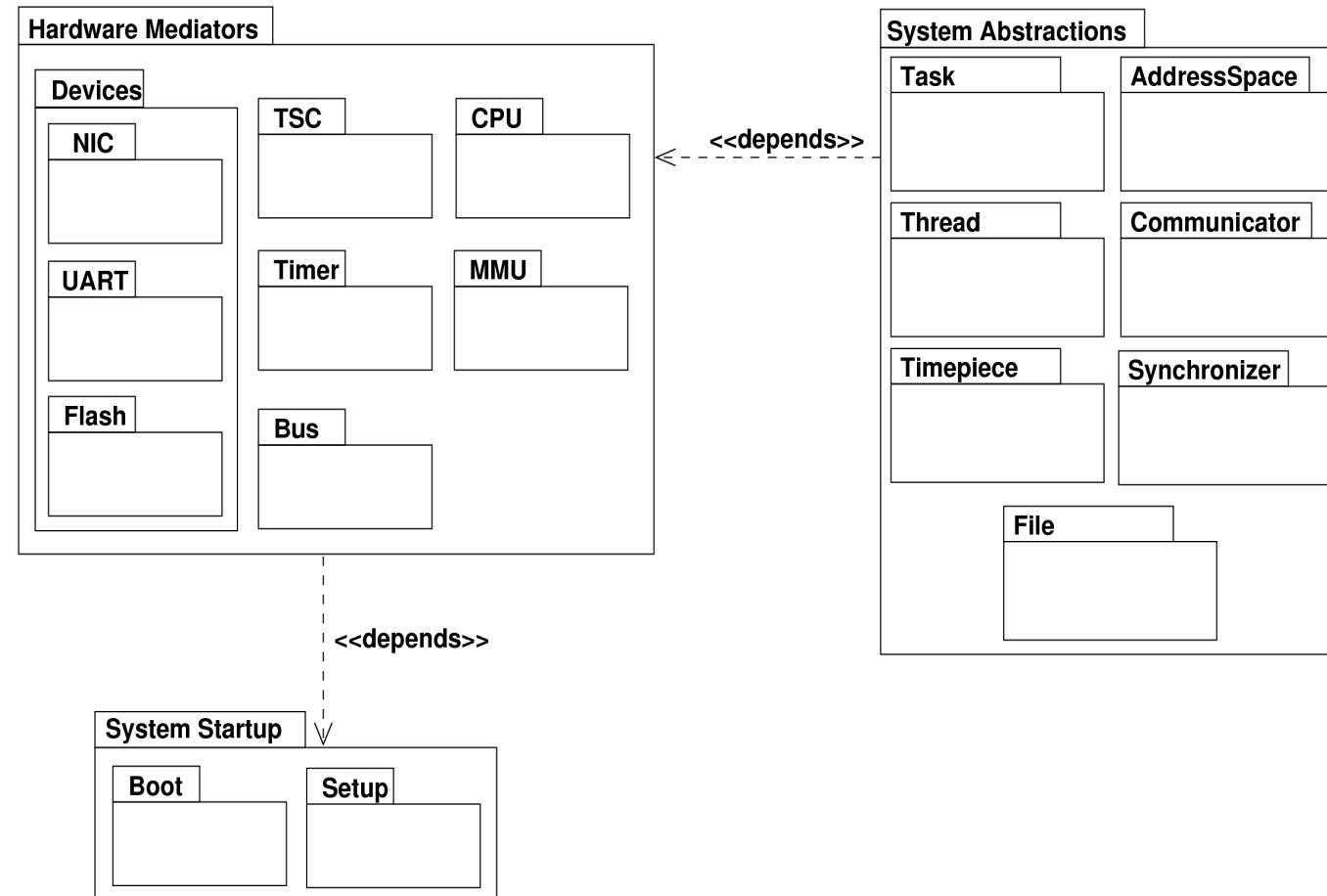
Técnicas de Portabilidade

- Camadas de Abstração de Hardware(HAL)
 - Frequentemente utilizada
 - Ex. Unix, Windows, eCos
 - Geralmente agrega peculiaridades da arquitetura inicial
 - Decorrente de uma análise de sistema !

Modelando Sistemas Portáveis

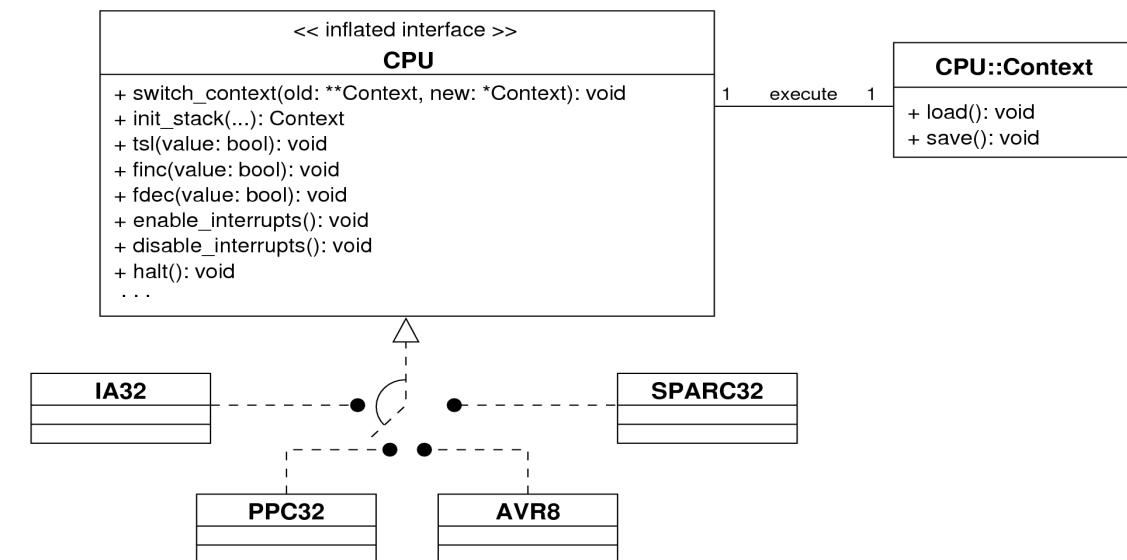
- Application-Oriented System Design
[Fröhlich, 2001]
 - Análise de Domínio
 - Estudo de variabilidade dentro de um determinado domínio
 - Mediadores de Hardware
 - Definem contratos de interface entre o hardware e abstrações de alto nível
 - Programação Genérica
 - Famílias de Componentes

Componentes do EPOS



Gerência de Processos

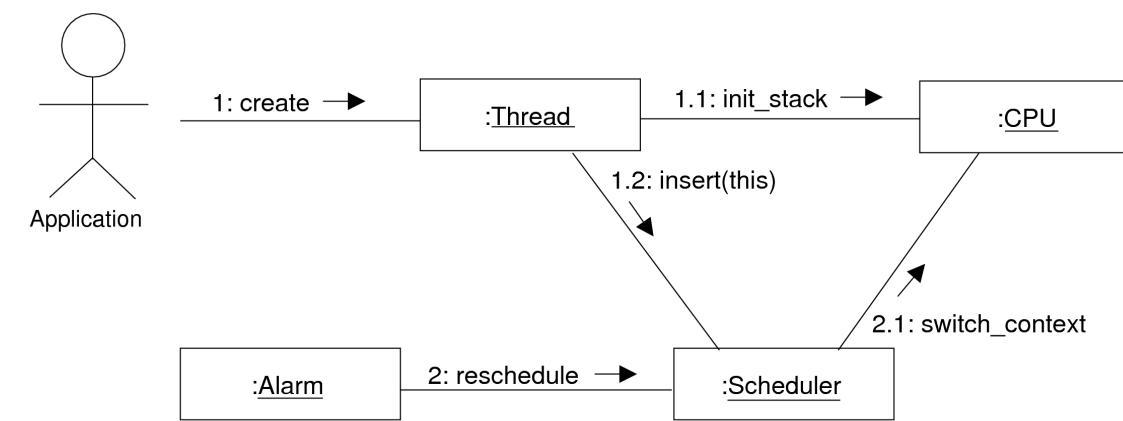
- Dependências relacionadas a CPU
 - Contexto de execução
 - Organização da pilha
 - Ordenamento de bytes
 - Operações atômicas



Gerência de Processos

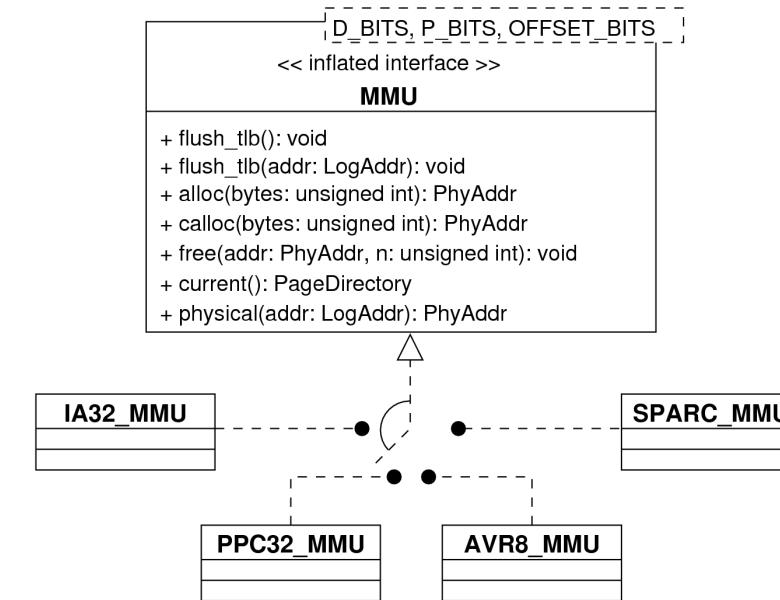
■ Criação de Threads

- Entry Point - função da aplicação
- Pilha alocada dinamicamente
- Organização da Pilha
 - Número de argumentos
 - Localização dos argumentos



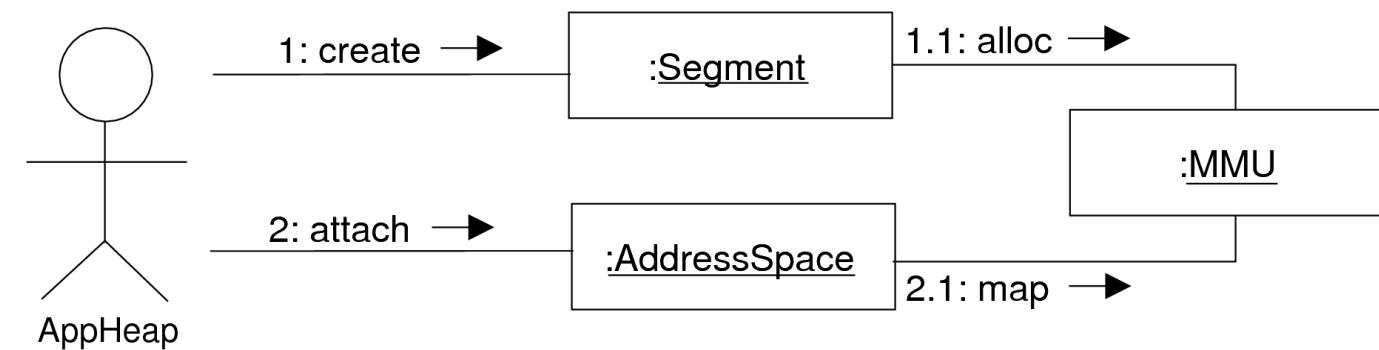
Gerência de Memória

- Dependências relacionadas a MMU
 - Presença
 - Endereçamento (16, 32, 64 bits, ...)
 - Tamanho das páginas (4, 8, 16 Kbytes, ...)



Gerência de Memória

- Alociação de Segmentos
 - MMU-Less
 - Flat Address Space
 - Mapeamento direto
 - Alocação First-Fit
 - Sem proteção



Aplicação

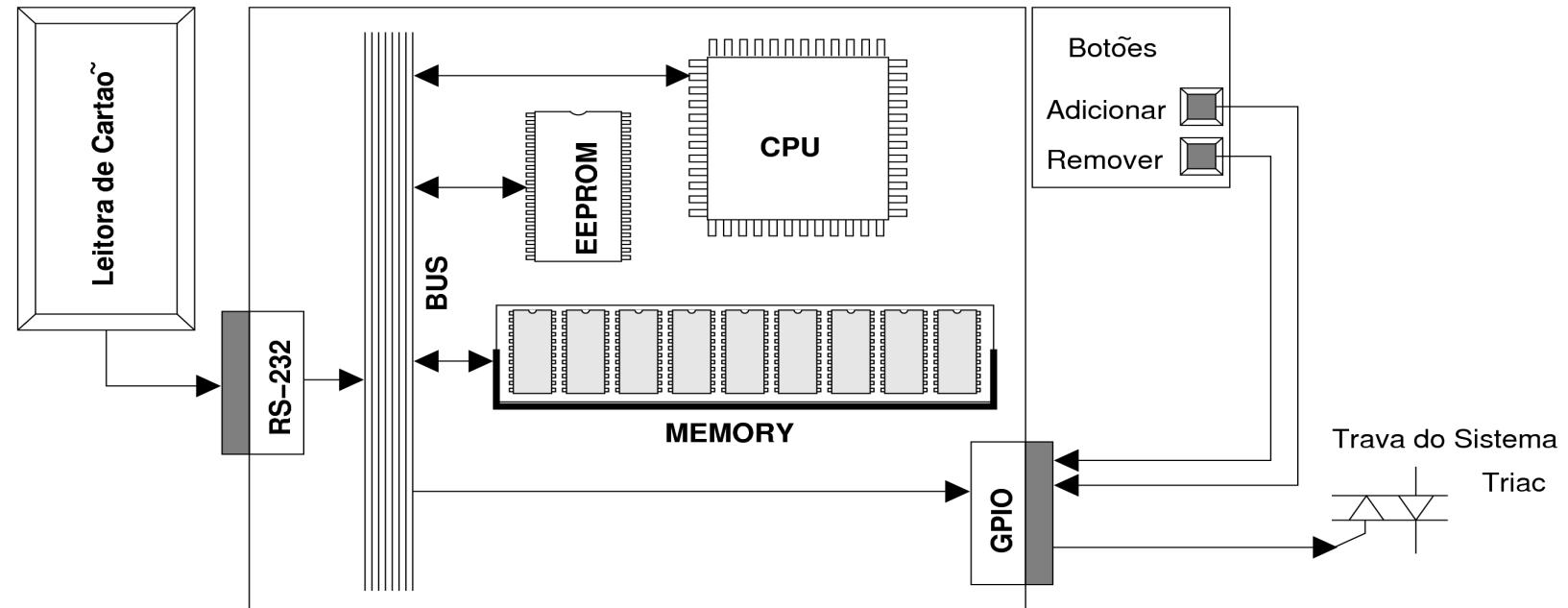
```
int func(int id, int times){  
    Ostream std_out;  
    int value = 0;  
    while(times--){  
        std_out << id << ">" << value++ << "\n";  
        Thread * myself = Thread::self();  
        myself->sleep(1000000);  
    }  
    return times;  
}  
  
int main(){  
    Thread * th1 = new Thread(&func, 1, 5);  
    Thread * th2 = new Thread(&func, 2, 10);  
  
    int status_th1 = th1->join();  
    int status_th2 = th2->join();  
}
```

Estudos de Caso

■ Controle de Acesso

- Microprocessador AVR 8-bits (ATMega16)
 - Memória de Programa: 16Kb
 - Memória RAM: 1Kb
 - EEPROM: 512 bytes
 - UART, Timers e GPIO
- Suporte do Sistema Operacional
 - Threads
 - Sincronizadores (Semáforos)
 - Alocação dinâmica de memória
 - Armazenamento persistente
 - Comunicação Serial

Estudos de Caso



Sistema Gerado (SO + Aplicação)

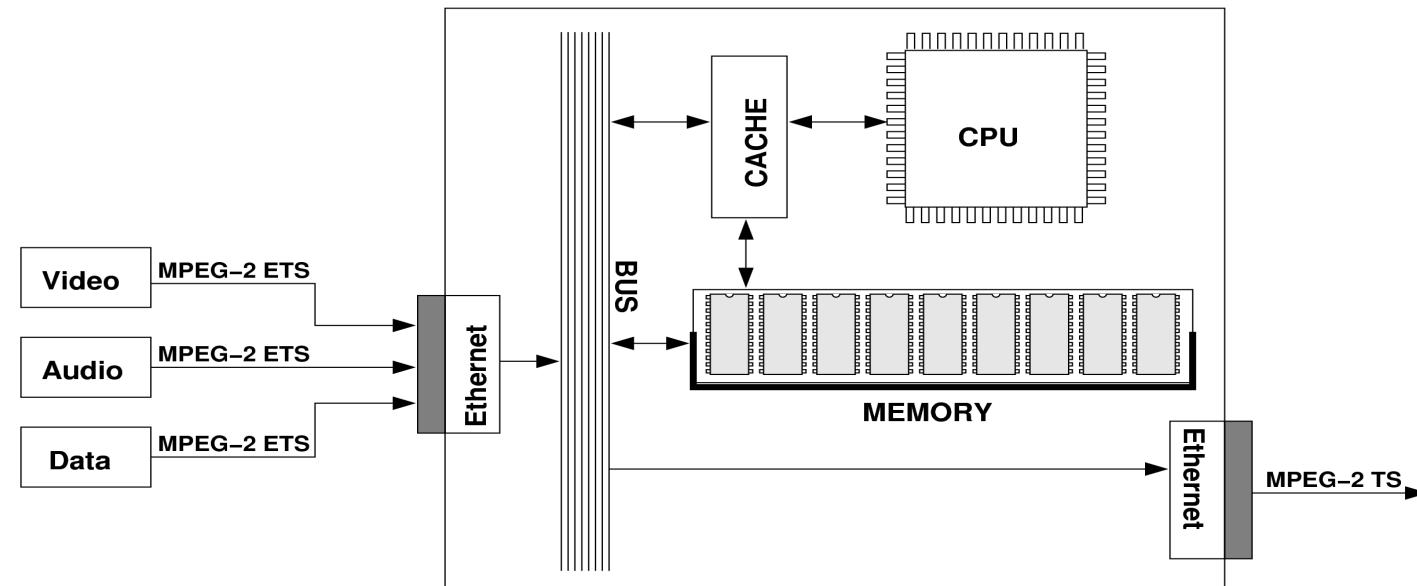
Código	Dados
13.484 bytes	241 bytes

Estudos de Caso

- Sistema Brasileiro de Televisão Digital
- Multiplexador H.222
 - Xilinx ML310 – Demonstration Board
 - Virtex II PRO (PowerPC 405 Hardcore)
 - Periféricos sintetizados: UART, Bridge PCI
 - Interfaces de rede Ethernet
 - National Geode GX1
 - Geode SC2100 (Intel x86)
 - Display VGA, Bridge PCI
 - Interfaces de rede Ethernet

Estudos de Caso

- Suporte do Sistema Operacional
 - Threads
 - Sincronizadores (Semáforos)
 - Alocação dinâmica de memória
 - Comunicação (Ethernet)



Conclusão

- Portabilidade alcançada através do uso de técnicas adequadas de engenharia de software (AOsd)
- EPOS portado para as arquiteturas IA32, PowerPC, SPARC, AVR8, H8
- Quebra da Barreira 8-bits / 32-bits
 - Transparência arquitetural
- Porém ...
 - Simplificação do Hardware

Obrigado!

Hugo Marcondes
hugom@lisha.ufsc.br
<http://www.lisha.ufsc.br/>
(48) 3331-9516 r.14